

3) Donner l'équation simplifiée de la sortie en fonction des entrées A, B et des entrées de sélection.

EXERCICE N°4

On considère une mémoire RAM de 8k*8 bits.

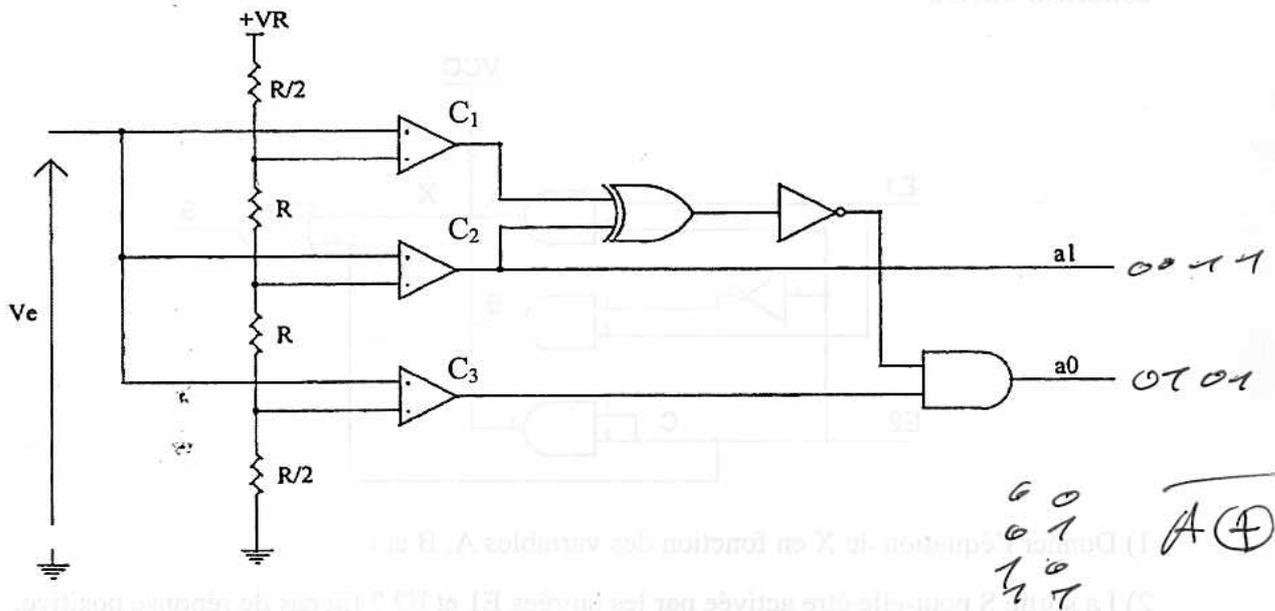
1) Représenter cette mémoire par un boîtier fonctionnel en précisant le nombre de lignes d'adresses.

2) En associant plusieurs boîtiers 8k*8bits, concevoir une mémoire 16k*16 bits.

3) On désire à présent associer la RAM 16k*16 bits précédente à un boîtier ROM 8k*16 bits sur une carte qui dispose de 16 lignes d'adresses (A15-A0). Proposer un plan d'adressage.

EXERCICE N°5

On étudie le montage suivant :



1) Les comparateurs fonctionnent de la façon suivante : la sortie est à un niveau logique 0 si $V^- > V^+$, la sortie est à 1 si $V^+ > V^-$. Déterminer les tensions de seuil des 3 comparateurs C_1 , C_2 et C_3 .

2) En considérant que a_0 est le bit de poids faible, représenter le mot binaire présent en sortie $N = a_1a_0$ en fonction de la tension d'entrée V_e . Quelle est la fonction réalisée par ce circuit ?

3) De quels paramètres dépend le temps de conversion. Quel est l'avantage de ce montage ?

5) Combien faudrait-il de comparateurs pour réaliser une conversion sur n bits ? Quel est l'inconvénient de ce montage ?