

Durée 2h00

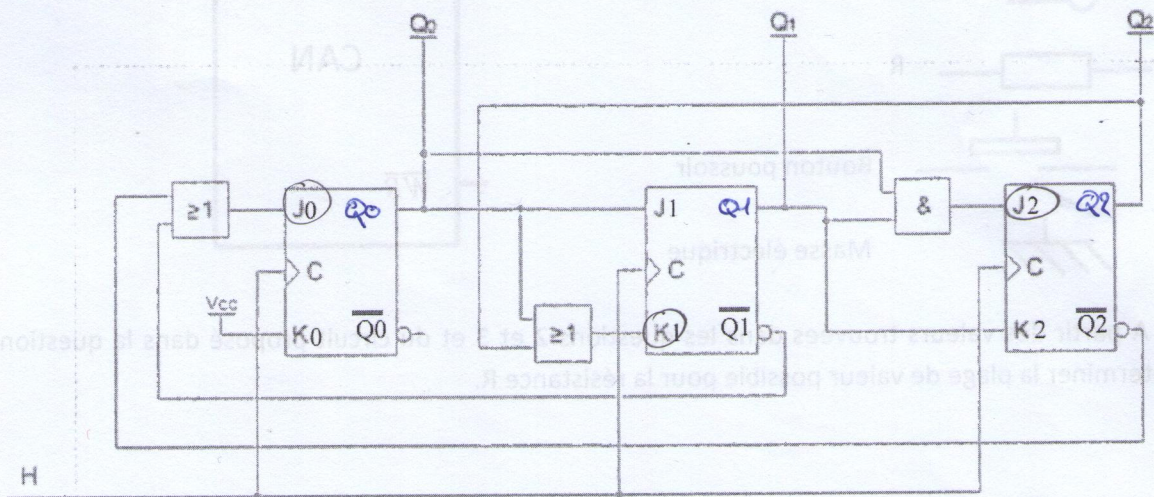
Sans document

Calculatrice autorisée

**EXERCICE N°1**

Soit le montage réalisé à base de bascules de type JK suivant. L'entrée H est l'entrée d'horloge et les entrées J et K sont les entrées de commande. La tension d'alimentation Vcc assure un état logique haut. A t=0, toutes les sorties Q<sub>0</sub>, Q<sub>1</sub> et Q<sub>2</sub> sont à zéro.

- 1- Déterminer les relations logiques qui lient les entrées J<sub>0</sub>, K<sub>1</sub> et J<sub>2</sub> aux sorties Q<sub>0</sub>, Q<sub>1</sub> et Q<sub>2</sub> et à leurs compléments.
- 2-Determiner le chronogramme des entrées J<sub>0</sub>, K<sub>1</sub> et J<sub>2</sub> et des sorties Q<sub>0</sub>, Q<sub>1</sub> et Q<sub>2</sub>.
- 3- De quel type de compteur s'agit-il ?



**EXERCICE N°2**

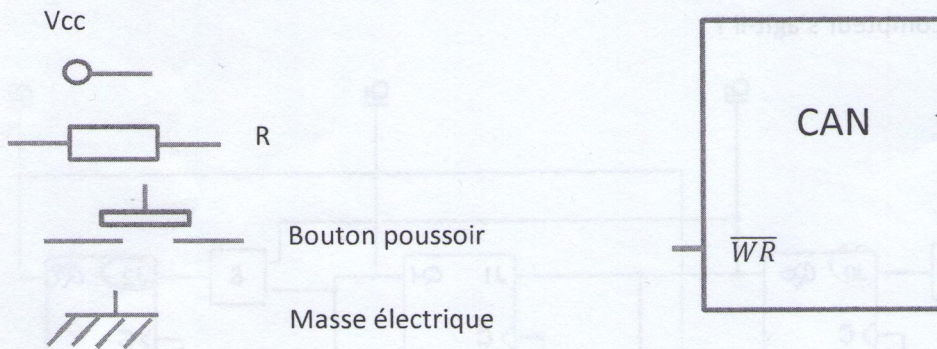
On désire **détecter l'égalité** de deux nombres A et B de n bits chacun à l'aide d'un circuit combinatoire utilisant **une méthode itérative**.

- 1- Donner le schéma de la cellule élémentaire en indiquant la signification des entrées et sorties.
- 2- Etablir la table de vérité de cette cellule élémentaire
- 3- Donner les équations simplifiées en sortie.
- 4- Réaliser cette fonction à partir d'un circuit combinatoire composé uniquement de portes NON ET à deux entrées.

### EXERCICE N°3

On désire commander à l'aide d'un bouton poussoir l'entrée  $\overline{WR}$  d'un convertisseur analogique-numérique ADC0804 dont un extrait de documentation est donné en annexe 1.

- 1- Quelle est la technologie du convertisseur ?
- 2- Déterminer les plages de tensions en entrée et en sortie pour les différents états logiques.
- 3- Quelle est la valeur maximum du courant d'entrée à l'état haut ?
- 4- On souhaite assurer un **niveau logique 0** sur l'entrée  $\overline{WR}$  en appuyant sur un bouton poussoir. Vous disposez d'une alimentation continue  $V_{cc} = 5V$ , d'une masse électrique, d'un bouton poussoir et d'une résistance  $R$ . En associant les différents éléments ci-dessous, proposer un schéma permettant de maintenir un 0 logique sur  $\overline{WR}$  lorsque qu'on appuie sur le bouton poussoir. Lorsque le bouton poussoir est relâché, un niveau logique 1 doit être appliqué sur  $\overline{WR}$ .



- 5- A partir des valeurs trouvées dans les questions 2 et 3 et du circuit proposé dans la question 4, déterminer la plage de valeur possible pour la résistance  $R$ .

### EXERCICE N°4 :

Soit un CAN de résolution 16 bits qui possède une plage d'entrée comprise entre  $-5V$  et  $+5V$ , une erreur pleine échelle de  $\pm 1$  LSB et une erreur de non linéarité de  $\pm 1$  LSB. Ce CAN a été optimisé pour que l'erreur de quantification soit centrée sur la caractéristique de transfert théorique.

- 1- Quelle est la valeur du quantum ?
- 2- Compte tenu des caractéristiques du CAN données dans l'énoncé, combien vaut l'erreur totale ?
- 3- Quelle est la valeur du nombre en sortie exprimée en décimal si la tension en entrée est de  $+0.5V$  ?
- 4- En tenant compte de la totalité des erreurs, donner la plage de tension possible en entrée pour la valeur calculée dans la question 3).
- 5- La valeur de tension d'entrée est maintenant de  $2V$ . En tenant compte des erreurs dues au CAN, donner les valeurs possibles en sortie, exprimée en décimal.

## EXERCICE N°5

Un microprocesseur à 16 bits d'adresse notées A15...A0. On désire relier ce microprocesseur à une mémoire ROM de 16 kOctets et à une mémoire RAM de 8 kOctets. Ces trois boîtiers ont un bus de donnée de 8 bits. Les deux boîtiers de mémoire ont une entrée de sélection CS, active à l'état haut.

- 1- Donner la largeur du bus d'adresse (nombre de bits) pour chacun des boîtiers de mémoire.
- 2- On désire réaliser le décodage d'adresse permettant la sélection des boîtiers RAM et ROM.

L'adresse de début de la ROM est fixée à  $0000_{(H)}$  (<sub>(H)</sub> pour hexadécimal), l'adresse de fin de la RAM est fixée à  $FFFF_{(H)}$ . Donner le plan d'adressage correspondant.

- 3- Proposer une solution technologique pour le décodeur d'adresse à partir de fonctions logiques élémentaires.